Universität Bremen – Fachbereich 3
Mathematik & Informatik

Prof. Dr. Rolf Drechsler, drechsler@informatik.uni-bremen.de, MZH 3510
Dipl.-Inf. Beate Muranko, bmuranko@informatik.uni-bremen.de, MZH 3550

4. Übungsblatt zur Vorlesung

Technische Informatik 1

Aufgabe 1 (6 Punkte)

Es werde ein *vollassoziativer Cache* mit 4 Cacheblöcken verwendet.

a) In einem Testlauf werden nacheinander die Adressen

`0x10B, 0x113, 0x0FF, 0x100, 0x113, 0x1FF, 0x10B, 0x113, 0x10B, 0x100, 0x0FF, 0x10C, 0x114` und `0x100`

vom Hauptspeicher angefordert.
(Anmerkung: Das Prefix $0x$ kennzeichnet einen Wert in Hexadezimaldarstellung, also zur Basis 16: $0xA1D = 10 \cdot 16^2 + 1 \cdot 16^1 + 13 \cdot 16^0 = 2589$)
Aus den Datenwörtern welcher Adressen setzt sich der Inhalt des Cache nach den jeweiligen Zugriffen zusammen, wenn die *first-in-first-out* (FIFO)-Strategie benutzt wird? Zu wievielen Cache-Misses kommt es?

b) Wie ist dagegen das Verhalten wenn die *least-recently-used* (LRU)-Verdrängungsstrategie verwendet wird?

c) Verhält sich die LRU-Strategie immer besser als die FIFO-Strategie? Gib ein Beispiel zur Erklärung an.

Aufgabe 2 (2 Punkte)

Beim Entwurf eines Rechners wird als Cache-Speicher ein *direct-mapped Cache* vorgesehen. Es kommt zu einem Fehler. Aus Versehen werden statt der i niederwertigsten die i höchstwertigen Bits in den Dekoder geschoben, während die restlichen Bits als Adress-TAG verwendet werden. Bei nachfolgenden Messungen stellt man fest, dass der Anteil der Cache-Misses nicht wie erwartet bei 20% sondern bei 60% liegt. Wie ist dies zu erklären.

Aufgabe 3 (4 Punkte)

In der Vorlesung haben wir zwei Organisationsformen für Caches kennengelernt: den *vollassoziativen Cache* (VA) und den *direct-mapped Cache* (DM).

a) Stelle in Tabellenform die Vor- und Nachteile beider Verfahren einander gegenüber. Erläutere außerdem jeden aufgeführten Tabelleneintrag mit einer entsprechenden Begründung.

b) Überlege Dir dann, wie man die Nachteile beider Verfahren durch eine *Kombination* beider Organisationsformen überwinden könnte (Hinweis: eine solche Kombination gibt es wirklich, diese ist unter dem Namen *n-fach assoziativer Cache* bekannt).

Aufgabe 4 (3 Punkte)
Beim Entwurf eines Rechners ist man sich unklar darüber, ob man ihn mit einem *direct-mapped Cache* (DM), einem *2-fach assoziativen Cache* (2A) oder einem *vollassoziativen Cache* (VA) ausstatten soll.
Die Zugriffszeit zum Hauptspeicher beträgt 100ns. Die geschätzten technischen Daten für die zur Verfügung stehenden Caches:

Cache	Trefferrate	Zugriffszeit des Cache
DM	92.0 %	22.4ns
2A	94.2 %	26.4ns
VA	96.9 %	28.8ns

(Dabei gibt die Trefferrate an, bei wieviel Prozent der Speicherzugriffe ein Cache-Hit vorkommt.) Für welchen Cache sollte man sich entscheiden, wenn das Hauptkriterium die durchschnittliche Zugriffszeit des Cache beim Lesen ist?

Aufgabe 5 (2 Punkte)
Bei einem Cache-Miss wird eine Verdrängungsstrategie verwendet, um zu entscheiden, welcher Cache-Block ersetzt wird. Kann diese Entscheidung bei der *first-in-first-out*-Strategie oder der *least-frequently-used*-Strategie schneller getroffen werden? Gib dazu jeweils eine Realisierung der Verfahren an und begründe daran Deine Antwort.

Aufgabe 6 (3 Punkte)
Zeige: Die durchschnittliche Anzahl von Sektoren, die bei der Positionierung des Schreib-/Lesekopfes auf einem beliebigen Sektor einer Spur überschritten wird, beträgt $\frac{(n-1)}{2}$.
Annahmen:

1. Der Schreib-/Lesekopf ist bereits auf der richtigen Spur positioniert.
2. Die Spur enthält n Sektoren.
3. Jeder Sektor der Spur ist gleichwahrscheinlich.

In welchem Zusammenhang steht dieses Ergebnis mit der Aussage aus der Vorlesung, dass die Latenzzeit 0.5 Umdrehungen beträgt?

Abgabetermin: zu Beginn der Vorlesung am 29.05.2006