



Prof. Dr. Görschwin Fey, fey@informatik.uni-bremen.de, MZH 3070
Jan Malburg M. Sc., malburg@informatik.uni-bremen.de, MZH 3050

1. Übungsblatt zur Vorlesung

Qualitätsorientierter Systementwurf

Aufgabe 1

Erläutere die Begriffe Simulation, Emulation, Test und Verifikation.

Aufgabe 2

In der Hardwarebeschreibungssprache VHDL wird zwischen Signalen, Variablen und Konstanten unterschieden. Erläutere den Unterschied.

Aufgabe 3

1. In der Vorlesung wurde für das Beispiel des Morse-Code-Detektors ein FPGA vorgestellt. Folgende Funktionalität für das FPGA soll in VHDL implementiert werden:

- Zählen wie oft der Sparepin gedrückt wurde. Hierfür soll ein aus Flip-Flops aufgebauter 8-Bit Zähler verwendet werden, wie er in der letzten Übung besprochen wurde.
- Darstellung des aktuellen Wert des Zählers auf zwei 7-Segment-Anzeigen unter Verwendung von Hexadezimalzahlen (siehe Abbildung).
- Der initiale Wert des Zählers ist beliebig. Wenn der Resetpin gedrückt wird soll der Zähler auf 0 gesetzt werden. Solange der Resetpin gedrückt ist, soll der Wert des Zählers 0 sein.



2. Beim Verwenden von mechanischen Tastern kann es dazu kommen, dass bei einem einzigen Drücken mehrmals Ereignisse ausgelöst werden. Um dieses Problem zu umgehen wird normalerweise ein Zeitfenster eingebaut, in dem weitere Ereignisse ignoriert werden. Erstelle ein Design das neben der Funktionalität aus Aufgabe 3.1 noch folgende Bedingung erfüllt:

- Das Drücken des Sparepin soll nur dann gezählt werden, wenn der Sparepin mindestens 100ms lang nicht gedrückt war.

Verwende hierfür das Design aus Aufgabe 3.1 als Untermodul.

Das Übungsblatt wird am 15.05.2012 besprochen.