

Dr. Stephan Eggersglüß, segg@informatik.uni-bremen.de, MZH 4280
M.Sc. Sebastian Huhn, huhn@informatik.uni-bremen.de, MZH 4250

0. Übungsblatt zur Vorlesung

Test von Schaltungen und Systemen

Aufgabe 1 (Zulassung zum Fachgespräch)

Als Voraussetzung zur Zulassung zum Fachgespräch muss die folgende Aufgabe erfolgreich bearbeitet werden. Die Bearbeitung kann einzeln oder zu zweit erfolgen. Im Falle einer gemeinsamen Bearbeitung muss der Beitrag jedes Einzelnen klar erkennbar sein.

Die Programmieraufgabe ist in drei Teile gegliedert. Das Resultat ist ein Schaltkreis-Simulator für einfache *Stuck-at* (SA)-Fehler. Hierbei sollen *Stuck-at-0* (SA-0) sowie *Stuck-at-1* (SA-1) Fehler unterstützt werden.

- Es ist ein Parser für das `bench` Format sowie eine passende Datenstruktur zur Repräsentation des Schaltkreises zu entwerfen. Des Weiteren muss ein Parser für die Testmuster Datei im `vec` Format und eine adäquate Datenstruktur für die Verarbeitung dieser Testmustermenge realisiert werden.
- Für den eingelesenen Schaltkreis ist eine vollständige Fehlerliste bzgl. des SA-Fehlermodells zu erstellen und diese in einer geeigneten Datenstruktur abzuspeichern.
- Zusätzlich muss ein Simulationsmodell generiert werden, sodass eine Simulation jedes Testmusters aus der gegebenen Testmustermenge möglich ist und die überdeckten SA-Fehler (aus der erstellten Fehlerliste) bestimmt werden können. Abschließend soll die Berechnung der Fehlerüberdeckung erfolgen.

Hinweis: Es muss lediglich ein Zeittakt pro Testmuster betrachtet werden.

Das Programm erhält als Parameter den Pfad zu einer `bench` Datei, die den Schaltkreis beschreibt. Zusätzlich wird dem Programm einen weiteren Pfad zu einer `vec` Datei übergeben. Diese `vec` Datei enthält alle Testmuster für **einen einzelnen** Schaltkreis. Als Rückgabe liefert das Programm für **jeden** Schaltkreis ein Tupel zurück, welches die folgenden Werte beinhaltet:

- Gesamtzahl an SA-Fehlern in der erzeugten Fehlerliste,
- Anzahl an detektierten SA-Fehlern durch die gegebene Testmustermenge,
- Prozentuale Fehlerüberdeckung bzgl. SA-Fehlermodells.

Das Programm soll in C oder C++ implementiert und verständlich dokumentiert werden. Das Programm muss auf den X-Rechnern kompilierbar sein. Ein Build-System mittels *Make* ist optional, jedoch wünschenswert. Andernfalls sind die exakten Compiler- bzw. Linker-Aufrufe zur Erzeugung der Binärdatei anzugeben. Ausgewählte Beispiel-Schaltkreise im `bench` Format und die dazugehörigen `vec` Dateien befinden sich auf der LV-Webseite der AG Rechnerarchitektur und müssen durch das Programm erfolgreich verarbeitet werden können.

Hinweis: Sequentielle Elemente (Flip-Flops) im eingelesenen Schaltkreis können für die Simulation wie folgt behandelt werden: Eingehende Signale des Flip-Flops als primäre Ausgänge und ausgehende Signale des Flip-Flops als primäre Eingänge.

Die vollständige Abgabe (inkl. Quellcode und Dokumentation) muss spätestens am 31. Januar 2016 um 23:59 Uhr per Email erfolgen.