

AGRA Newsletter

Nr. 01 | April 2010



DIAMOND

Computer-Chips: Europaweit dem Fehler auf der Spur

EU fördert die Arbeitsgruppe für Automatisierung der Fehlersuche



Moderne Computer-Chips bestehen aus über einer Milliarde Komponenten. Diese große Anzahl wird auf einer nur wenige Quadrat-zentimeter großen Fläche verbaut. Werden Fehler festgestellt, gleicht die Bestimmung der Ursache der Suche nach der Nadel im Heuhaufen. In der Arbeitsgruppe Rechnerarchitektur ist in den vergangenen Jahren eine Methodik auf Basis formaler Methoden entwickelt worden, die Fehlerstellen sehr präzise lokalisieren kann. Unter anderem basierend auf diesen Vorarbeiten ist nun von der Europäischen Union das Projekt DIAMOND mit einem Volumen von 2,9 Millionen Euro genehmigt worden.

Ziel von DIAMOND ist es, das „Debugging“ in der Praxis deutlich zu vereinfachen und dadurch zu beschleunigen. Bisher werden die Fehler unter großem Zeitaufwand von Hand gesucht. Im Rahmen von DIAMOND sollen Methoden entwickelt werden, um Fehlerursachen automatisch zu finden und zu beseitigen. Dies umfasst nicht nur Programmierfehler, sondern auch Fehler, die während des

Betriebes durch Umgebungsstrahlung oder Alterungseffekte entstehen. Für die Fehlersuche sollen formale Beweismethoden eingesetzt werden. Bisher muss der Programmierer von Hand mögliche Fehlerstellen finden, diese untersuchen und anschließend das Design entsprechend modifizieren. In Zukunft soll ein Software-Werkzeug diese Schritte vollautomatisch übernehmen. Im Ergebnis liefert das Werkzeug Erklärungen, wie der Fehler entstanden sein könnte, und macht Vorschläge für die Korrektur. Durch den Einsatz formaler Methoden wird hierbei gewährleistet, dass unterschiedlichste Arten von Fehlern in einer einheitlichen Umgebung analysiert werden können.

Die neuen Verfahren werden dabei mit Partnern aus der Industrie und weiteren Universitäten aus Estland, Österreich und Schweden entwickelt. Unter den Industriepartnern sind u. a. Firmen wie Ericsson und IBM, aber auch TransEDA und Testonica Lab. Die Arbeitsgruppe Rechnerarchitektur wird im Rahmen des Projektes mit über einer halben Million Euro in den kommenden drei Jahren gefördert.

Mehr Informationen: <http://www.informatik.uni-bremen.de/agra/news/1/diamond>

Willkommen



Liebe Leserinnen und Leser,

seit Oktober 2001 leite ich die Arbeitsgruppe Rechnerarchitektur an der Universität Bremen.

Mittlerweile zählt die Gruppe bereits über 20 MitarbeiterInnen. In den vergangenen Jahren wurden zahlreiche Lehrveranstaltungen abgehalten und Forschungsprojekte – häufig auch mit Partnern aus der Industrie – erfolgreich durchgeführt. Ab dem Sommersemester 2010 wollen wir Sie nun halbjährlich über die Aktivitäten der Arbeitsgruppe in Forschung, Lehre und „Sonstigem“ informieren.

Viel Spaß beim Lesen!

Inhalt

Editorial

Titelthema **DIAMOND**

Sicherheit | Robustheit | Austausch

Workshop Reversible Computation 2010

Lehrangebot Sommersemester 2010

Abschlussarbeiten | 3 Einblicke

Neues Buch erschienen

Gewinner Bremer Studienpreis 2009

Graduiertenkolleg GESy

Personalia



Impressum

Redaktion & Herausgeber: AG Rechnerarchitektur
Inhaltlich verantwortlich: Prof. Dr. Rolf Drechsler

Arbeitsgruppe Rechnerarchitektur
Universität Bremen FB3
Bibliothekstrasse 1 - MZH
28359 Bremen

Telefon: +49 (0421) 218 - 6 39 30 + 31
Telefax: +49 (0421) 218 - 73 85
Email: sek-ra@informatik.uni-bremen.de

BMBF fördert Forschung an sicheren Systemen



Die Frage, wie man die Korrektheit komplexer Systeme effizient sicher-

stellen kann, steht nach wie vor im Zentrum aktueller Forschungen. Zusammen mit Partnern wie z.B. dem Forschungszentrum Informatik in Karlsruhe, dem Fraunhofer-Institut für Integrierte Schaltungen in Dresden sowie den Firmen Infineon, Micronas, Bosch und Siemens beteiligt sich auch die Arbeitsgruppe Rechnerarchitektur an der Entwicklung neuer Methoden. Im Rahmen des BMBF-Projektes SANITAS (Sichere Systeme auf Basis einer durchgängigen Verifikation entlang der gesamten Wertschöpfungskette) entwickelt die Arbeitsgruppe dabei Verfahren, mit denen eine bessere Testqualität erreicht wird, um Sicherheitseigenschaften eines neuen Prototyps zu überprüfen. Dabei liegt der Fokus insbesondere bei den Übergängen zwischen Hardware und Software.

Mehr Informationen: <http://www.informatik.uni-bremen.de/agra/news/1/sanitas>

DFG fördert Forschungen zur Robustheit von Schaltungen



Es wird zunehmend wichtiger, dass integrierte Schaltkreise selbst beim

Auftreten interner Fehlfunktionen noch ein korrektes Ein-/Ausgabeverhalten zeigen. Zum Nachweis dieser *Robustheit* werden in der Industrie bisher simulationsbasierte Methoden verwendet. Diese können das korrekte Verhalten im Fehlerfall aber nicht 100%ig sicherstellen. Die DFG fördert die Arbeitsgruppe daher bei der Entwicklung von formalen Methoden zum Robustheitsnachweis. Erste vielversprechende Vorarbeiten hierzu wurden bereits durchgeführt. Deren Effizienz reicht jedoch für die praktische Anwendung noch nicht aus. Im Rahmen des DFG-Projektes sollen diese Methoden weiterentwickelt und anhand praktischer Beispiele evaluiert werden.

Mehr Informationen: <http://www.informatik.uni-bremen.de/agra/news/1/robustheit>

Wissenschaftlicher Austausch mit Japan (Tokio)



Bereits seit einigen Jahren besteht ein intensiver Kontakt der Arbeitsgruppe mit der

Universität in Tokio. So hatte dort unter anderem Dr. Görschwin Fey in den Jahren 2007/2008 eine Gastprofessur inne. Nun wird diese Zusammenarbeit weiter intensiviert. Im Rahmen eines Projektes des Deutschen Akademischen Austauschdienstes (DAAD) werden für die Jahre 2009-2011 sowohl Aufenthalte deutscher Studierender und junger WissenschaftlerInnen in Japan als auch umgekehrt gefördert. Dabei soll zusammen mit der Gruppe von Prof. Masahiro Fujita der Entwurf eingebetteter Systeme näher betrachtet werden. Da die Universität Tokio zu einer der weltweit renommiertesten Universitäten zählt, bieten sich damit hervorragende Möglichkeiten für Studierende und WissenschaftlerInnen aus beiden Arbeitsgruppen.

Mehr Informationen: <http://www.informatik.uni-bremen.de/agra/news/1/austausch>

Workshop in Bremen: Reversible Computation

Traditionelle Technologien (z. B. CMOS) stoßen durch die stetig steigende Miniaturisierung sowie das exponentielle Wachstum der Anzahl an Komponenten immer mehr an ihre Grenzen. Daher werden in Zukunft Alternativen, welche traditionelle Computerchips ersetzen oder zumindest ergänzen, benötigt. Reversible Logik mit ihren Anwendungen z. B. im Gebiet der Quantencomputer, des Low-Power Designs, des Optical Computing, des DNA Computing oder in der Nanotechnologie stellt eine solche Alternative dar und hat sich in den vergangenen Jahren zu einem intensiv untersuchten Forschungsgebiet entwickelt. Parallel dazu steigt das Interesse an reversibler Software, reversiblen Algorithmen und reversiblen Programmiersprachen (z.B. für die



Kodierung und Dekodierung). Um aktuelle Ergebnisse zu diesem Thema vorzustellen und eine Plattform für Diskussionen zu bieten, organisiert die Arbeitsgruppe Rechnerarchitektur vom 2.-3. Juli 2010 den „2. Workshop on Reversible Computation“ in Bremen. Erwartet werden nationale und internationale Forscher aus der Informatik, der Mathematik und der Physik, welche neue Entwicklungen und aktuelle Forschungsergebnisse präsentieren. Die Arbeitsgruppe Rechnerarchitektur arbeitet bereits seit einigen Jahren zusammen mit anderen Partnern sehr intensiv in diesem Gebiet. Die Organisation des Workshops stellt einen Beitrag dar, die Aktivitäten dieser Community weiter zu fördern sowie neue Kontakte mit ForscherInnen aus aller Welt zu ermöglichen.

<http://www.informatik.uni-bremen.de/rc> | rc@informatik.uni-bremen.de

Sommersemester 2010

Technische Informatik 1 (G) 03-05-G-700.11

In der Lehrveranstaltung wird der prinzipielle Aufbau eines Rechners sowie der darunterliegenden Hardware-Konzepte eingeführt.

Computer Algebra for Computer Engineers (H) 03-05-H-701.12

This course will introduce students to selective (yet diverse) Computer Algebra techniques that find applications in Electrical and Computer Engineering.

Graduiertenseminar Rechnerarchitektur (S) 03-05-H-701.91

Die Veranstaltung richtet sich an Studierende des Hauptstudiums, es werden aktuelle Themen aus den Bereichen Rechnerarchitektur und Systementwurf behandelt.



Qualitätsorientierter Hardware-Entwurf (H) 03-05-H-701.03

Die Vorlesung gibt eine Einführung in den computergestützten Schaltkreisentwurf unter besonderer Berücksichtigung von Qualitätsaspekten.

Projekt QBit (P) 03-05-H-902.82

In QBit werden Algorithmen zum Entwurf von Quantencomputern entwickelt, die als vielversprechende Alternative zu traditionellen Rechenanlagen gelten.

Legende:

(G)Grundstudium, (H)auptstudium
(S)eminar, (P)rojekt

Mehr Informationen: <http://www.informatik.uni-bremen.de/agra/ger/lehmat.php>

Quantencomputer und Reversible Logik (H) 03-05-H-701.11

In der Vorlesung werden die grundlegenden Konzepte von Quantencomputern und reversibler Logik eingeführt.

Projekt YMo (P) 03-05-H-902.72

YMo beschäftigt sich mit der Korrektheit und Sicherheit von Anwendungen für Mobiltelefone.

Abschlussarbeiten

Abschlussarbeiten stellen den Höhepunkt des Studiums dar. An dieser Stelle präsentieren wir drei AbsolventInnen. Studierende auf der Suche nach Themen für ihre Bachelor-, Master- oder Diplomarbeit sind stets willkommen.

Hongyan Zhang

Modellierung, Validation und Verifikation der SIMATIC® S5 CPU



Hongyan Zhang beschreibt in ihrer Diplomarbeit die Modellierung, die (simulative) Validierung und die (formale) Verifikation eines Mikroprozessors für speicherprogrammierbare Steuerungen (SPS) und der darauf ablaufenden Programme. Konkret wird dabei der von der Firma Siemens vorgestellte Mikroprozessor namens SIMATIC® S5 betrachtet. Dieser wird in der Sprache SystemC (eine Erweiterung des klassischen C++) modelliert. Darüber hinaus wird in der Arbeit vorgestellt, wie sich die Korrektheit der Implementierung verifizieren lässt. Dies ist insbesondere wichtig, da solche Mikrochips auch in sicherheitskritischen Bereichen eingesetzt werden und daher nicht den kleinsten Fehler enthalten dürfen.

Steueringen (SPS) und der darauf ablaufenden Programme. Konkret wird dabei der von der Firma Siemens vorgestellte Mikroprozessor namens SIMATIC® S5 betrachtet. Dieser wird in der Sprache SystemC (eine Erweiterung des klassischen C++) modelliert. Darüber hinaus wird in der Arbeit vorgestellt, wie sich die Korrektheit der Implementierung verifizieren lässt. Dies ist insbesondere wichtig, da solche Mikrochips auch in sicherheitskritischen Bereichen eingesetzt werden und daher nicht den kleinsten Fehler enthalten dürfen.

Markus Groß

Co-Simulation von SystemC-Modellen unterschiedlicher Abstraktionsebenen



Die Bachelorarbeit von Markus Groß betrachtet die Co-Simulation von Systemen in der Beschreibungssprache SystemC. Im modernen Entwurfsprozess werden Systeme zunächst abstrakt modelliert und dann schrittweise verfeinert bis diese schließlich synthetisiert werden können. Während dieses Verfeinerungsprozesses muss stets überprüft werden, ob das Modell noch die gleiche Funktionalität aufweist. Hierfür hat Markus Groß einen sehr eleganten Ansatz entwickelt, welcher mit geringen Erweiterungen der zu vergleichenden SystemC-Modelle eine effiziente Co-Simulation erlaubt. Das von Markus Groß entwickelte Verfahren wurde dabei als Client-Server Architektur realisiert und für eine CISC CPU erfolgreich evaluiert.

Die Bachelorarbeit von Markus Groß betrachtet die Co-Simulation von Systemen in der Beschreibungssprache SystemC. Im modernen Entwurfsprozess werden Systeme zunächst abstrakt modelliert und dann schrittweise verfeinert bis diese schließlich synthetisiert werden können. Während dieses Verfeinerungsprozesses muss stets überprüft werden, ob das Modell noch die gleiche Funktionalität aufweist. Hierfür hat Markus Groß einen sehr eleganten Ansatz entwickelt, welcher mit geringen Erweiterungen der zu vergleichenden SystemC-Modelle eine effiziente Co-Simulation erlaubt. Das von Markus Groß entwickelte Verfahren wurde dabei als Client-Server Architektur realisiert und für eine CISC CPU erfolgreich evaluiert.

Alexander Finder

Heuristische Verfahren zur Logiksynthese für Pseudo Kronecker Ausdrücke



Alexander Finder hat sich in seiner Diplomarbeit mit der Synthese einer speziellen Klasse von Funktionsbeschreibungen (sogenannter Pseudo Kronecker Expressions) beschäftigt. Diese sind notwendig, um Schaltkreise basierend auf EXOR-Logik realisieren zu können. Alexander Finder hat dabei ein Verfahren entwickelt, das auf evolutionären Algorithmen basiert. Inspiriert von der Natur werden dabei verschiedene Lösungen bewertet, selektiert und anschließend mutiert. Dadurch „überleben“ die besten Lösungen, welche anschließend – in der Hoffnung sie weiter zu verbessern – modifiziert werden. Durch dieses Verfahren gelang es kompaktere Funktionsbeschreibungen, die zusätzlich noch besonders gute Testeigenschaften besitzen, zu generieren.

Alexander Finder hat sich in seiner Diplomarbeit mit der Synthese einer speziellen Klasse von Funktionsbeschreibungen (sogenannter Pseudo Kronecker Expressions) beschäftigt. Diese sind notwendig, um Schaltkreise basierend auf EXOR-Logik realisieren zu können. Alexander Finder hat dabei ein Verfahren entwickelt, das auf evolutionären Algorithmen basiert. Inspiriert von der Natur werden dabei verschiedene Lösungen bewertet, selektiert und anschließend mutiert. Dadurch „überleben“ die besten Lösungen, welche anschließend – in der Hoffnung sie weiter zu verbessern – modifiziert werden. Durch dieses Verfahren gelang es kompaktere Funktionsbeschreibungen, die zusätzlich noch besonders gute Testeigenschaften besitzen, zu generieren.

Neues Buch erschienen

Test Pattern Generation using Boolean Proof Engines

Rolf Drechsler, Stephan Eggersglüß, Görschwin Fey, Daniel Tille



Um keine fehlerhaften Chips auszuliefern, wird nach der Produktion eines Computerchips noch einmal dessen Korrektheit geprüft. Hierfür werden Testmuster verwendet, welche durch Verfahren zur automatischen Testmustererzeugung (ATPG) generiert werden.

Da klassische Ansätze aufgrund der gestiegenen Komplexität heutiger Schaltungen an ihre Grenzen stoßen, gibt es Bedarf an neuen ATPG Algorithmen. In diesem bei Springer Verlag 2009 veröffentlichten Buch stellen wir die Grundkonzepte des SAT-basierten ATPGs vor und zeigen die Anwendung fortschrittlicher SAT Techniken in einer industriellen Umgebung. Detaillierte Experimente an großen industriellen Schaltungen demonstrieren die Effizienz dieser Verfahren. Zusammenfassend beschreibt das Buch den aktuellen Stand der Forschung und stellt neue Verfahren vor, die in der Arbeitsgruppe (gefördert durch die DFG und das BMBF) entwickelt wurden.

Mehr Informationen: <http://www.informatik.uni-bremen.de/agra/news/1/testbuch>

Bremer Studienpreis

Auszeichnung für Doktorarbeit 2009



(Bild: Daniel Große (links) und Rolf Drechsler im Rathaus)

Im Rahmen des Bremer Studienpreises 2009 wurde Daniel Große für seine Doktorarbeit „Quality-Driven Design and Verification Flow for Digital Systems“ mit einem Sonderpreis, gestiftet von der Bruker Daltonik GmbH, ausgezeichnet.

Daniel Große hat in seiner Doktorarbeit einen qualitätsorientierten Entwurfs- und Verifikationsablauf vorgestellt, der sich insbesondere durch zwei Merkmale auszeichnet. Zum einen werden auf den unterschiedlichen Abstraktionsebenen neue, auf die jeweilige Aufgabe „zugeschnittene“ Verifikationstechniken integriert. Zum anderen wird die erreichte Verifikationsqualität messbar gemacht.

Vorliegende Lücken bei der Verifikation werden automatisch identifiziert, so dass die Qualität gezielt verbessert werden kann. Auf Basis seiner Dissertation ist im Januar 2010 auch das Buch „Quality-Driven SystemC Design“ bei Springer erschienen.



Mehr Informationen: <http://www.informatik.uni-bremen.de/agra/news/1/qualitydriven>

Personalia

Prof. Priyank Kalla zu Besuch in Bremen

Bremen bleibt ein beliebtes Ziel für ausländische Wissenschaftler. Nachdem bereits Prof. Gerhard W. Dueck von der University of New Brunswick und Prof. D. Michael Miller von der University of Victoria ihre Forschungssemester als Gast der Arbeitsgruppe in Bremen verbracht haben, besucht uns von März bis Juli 2010 Prof. Priyank Kalla von der University of Utah, USA.



Prof. Kalla hat sich in den vergangenen Jahren einen Namen im Bereich der formalen Verifikation von Schaltkreisen auf Register Transfer Ebene gemacht. Darüber hinaus beschäftigt er sich auch mit der Erforschung von optischen und photonischen Schaltkreisen. Während seines Besuches wird er zusammen mit der Arbeitsgruppe an diesen Themen arbeiten. Darüber hinaus hält er im Sommersemester 2010 eine Vorlesung mit dem Titel „Computer Algebra for Computer Engineers“.

Vom GESy Stipendium nach Paris

Dr. Ulrich Kühne hat im März 2010 die Arbeitsgruppe verlassen, um am Laboratoire Spécification et Vérification (LSV) in Cachan (im Großraum von Paris) eine Post-Doc Stelle anzutreten.



Während seines Stipendiums im Graduiertenkolleg GESy hat er Forschungsergebnisse im Bereich formaler Verifikation erzielt. Dabei hat er eng mit Onespın Solutions (München) im Rahmen des BMBF-Projektes Verisoft XT zusammengearbeitet. Seine Doktorarbeit, die er Mitte 2006 begann, schloss er erfolgreich mit der Promotion im September 2009 ab. Dabei lag der Fokus seiner Arbeiten auf der Automatisierung, um so die Produktivität beim Einsatz formaler Verfahren insbesondere zur Verifikation von Prozessoren zu steigern. Auch auf seiner neuen Stelle wird er sich mit Verifikationsthemen beschäftigen. Wir wünschen ihm viel Erfolg bei seiner neuen Aufgabe.

Erst kürzlich konnten von Siemens (Braunschweig) zwei weitere Stipendien eingeworben werden. Interessierte Vertreter der Industrie sowie Bewerberinnen und Bewerber auf ein Stipendium werden gebeten sich an Prof. Dr. Rolf Drechsler zu wenden.

Mehr Informationen: <http://www.informatik.uni-bremen.de/gesy>



GESy – Ein erfolgreiches Graduiertenkolleg seit 2006

Die Förderung des wissenschaftlichen Nachwuchses hat in der Arbeitsgruppe einen hohen Stellenwert. Dies war die zentrale Motivation, um das Graduiertenkolleg Eingebettete Systeme (GESy) zu gründen. Seit Ende 2006 haben bereits vier Stipendiaten erfolgreich ihre Promotion abgeschlossen. Thematisch hat GESy zum Ziel, neue Methoden und Verfahren aus dem Bereich des Schaltkreis- und Systementwurfs industriennah zu entwickeln und im praktischen Umfeld auf ihre Verwertbarkeit hin zu analysieren. Dabei stehen Verfahren aus den Bereichen der formalen Spezifikation, dem Beweis der Korrektheit sowie des Tests im Vordergrund. Aber auch darunter liegende Konzepte wie Beweiser oder Datenstrukturen werden von den Stipendi-

aten entwickelt. Durch die enge Verknüpfung von wissenschaftlichen Fragestellungen einerseits und industrieller Anwendung andererseits wird sichergestellt, dass die jeweiligen Forschungsfragen anwendungsnah untersucht werden.