

# AGRA Newsletter

Nr. 05 | April 2012



## Messeauftritte

### CeBIT und DATE University Booth

Zum zweiten Mal in Folge war die Arbeitsgruppe Rechnerarchitektur auf der CeBIT vertreten. Auch auf dem University Booth der DATE-Konferenz wurden neuste Entwicklungen der Gruppe vorgestellt.

Neben den Aktivitäten in Forschung und Lehre, bleibt es ein wichtiges Anliegen der Arbeitsgruppe, neuste wissenschaftliche Ergebnisse aus dem Gebiet des System- und Schaltkreisentwurfes einem möglichst breitem Publikum näher zu bringen. Die CeBIT, die weltgrößte Messe für Büro- und Informationstechnik, bietet dafür ein ideales Forum. Und so war die Arbeitsgruppe 2012 erneut mit einer eigenen Präsenz auf der CeBIT vertreten.

#### Großes Interesse beim Fachpublikum sowie der breiten Öffentlichkeit

Als Partner des Gemeinschaftstandes der Universität Bremen stellte die AGRA jüngste Forschungsergebnisse mit Hilfe verschiedener Demonstratoren vor. So wurde zum Beispiel die Bedeutung von Qualität und Sicherheit im Entwurf elektronischer Systeme anhand eines Nachbaus einer Eisenbahnstrecke verdeutlicht. Hierbei werden Achszähler verwendet, welche sicherstellen, dass sich zwei Züge niemals zur selben Zeit auf dem gleichen Gleisabschnitt befinden. Wie dabei garantiert werden kann, dass sich die Achszähler nicht „verzählen“, wurde anhand des Modells erläutert.

Mit Hilfe eines weiteren Demonstrators wurde die Korrektheit von Systemspezifikationen mit Hilfe von Modellierungssprachen wie z.B. der Unified Modeling Language (UML) oder der System Modeling Language (SysML) gezeigt. Anhand eines Ampelsystems konnte demonstriert werden, ob z.B. nach formaler Spezifikation ein Zustand erreicht werden kann, in welchem alle Ampeln gleichzeitig auf „grün“ schalten. Die Erkennung solcher Fehler

bereits in der Spezifikation - und damit vor der Implementierung - spart Zeit und Geld.

Neben vielen interessierten Besucherinnen und Besuchern vom Fach sowie aus der breiten Öffentlichkeit, konnten auch Besucher aus Politik und Wirtschaft willkommen geheißen werden. So nahmen sich z.B. der Bremer Staatsrat Dr. Heiner Hesel oder Hans-Georg Tschupke von der Bremer Wirtschaftsförderung Zeit für eine ausführlichere Erläuterung der vorgestellten Exponate.

#### Auch auf Messe von Fachtagung präsent

Mit einem stärkeren Blick auf das Fachpublikum wurden darüber hinaus auch jüngste wissenschaftliche Ergebnisse auf der Messe der Fachtagung Design, Automation & Test in Europe (DATE) im Rahmen des University Booths präsentiert.

Gleich drei Tools wurden vorgestellt: Neben eines Verifikationswerkzeuges für UML/SysML Modelle wurde mit *CRAVE* eine automatische Lösung für die Constraint-gesteuerte Zufallssimulation gezeigt. Damit lassen sich automatisch Testsznarien für die simulationsbasierte Verifikation von Systemen erzeugen. Nicht die Erkennung von Fehlern, sondern die Identifikation ihrer Ursachen stand schließlich im Fokus des Tools *FoREnSiC*. Hier handelt es sich um einen Ansatz zur Erkennung von Fehlern in C-Programmen. Alle gezeigten Demonstratoren und Tools repräsentieren aktuelle Entwicklungen der Gruppe und stehen interessierten Anwenderinnen und Anwendern zur Verfügung.



## Willkommen



Liebe Leserinnen und Leser,

um Sie in Zukunft noch aktueller über Aktivitäten in und um die Arbeitsgruppe informieren zu können, sind wir seit Beginn des Jahres auf twitter aktiv. Informationen zur AGRA erhalten Sie unter @agra\_uni\_bremen und meine eigene Sichtweise gibt es für Sie unter @Rolf\_Drechsler.

Es würde mich freuen, wenn Sie uns auch über diesen Kanal folgen würden.



Ich wünsche Ihnen viel Freude bei der Lektüre und einen schönen Start in das Sommersemester 2012.

## Inhalt

- Messeauftritte
- DAAD mit „Harvard des Südens“
- SystemC-Werkzeuge verfügbar
- Ein Jahr Koselleck-Projekt
- Neue Arbeitsgruppe: ZESY
- Lehrangebot Sommersemester 2012
- Abschlussarbeiten | 3 Einblicke
- Nachwuchspreis | Buch
- Neu im Team
- Kurz notiert



## Impressum

Redaktion & Herausgeber: AG Rechnerarchitektur  
Inhaltlich verantwortlich: Prof. Dr. Rolf Drechsler

Arbeitsgruppe Rechnerarchitektur  
Universität Bremen FB3  
Bibliothekstrasse 1 - MZH  
28359 Bremen

Telefon: +49 421 218 - 6 39 30 + 31  
Telefax: +49 421 218 - 73 85  
Email: sek-ra@informatik.uni-bremen.de

## DAAD Projekt mit dem „Harvard des Südens“



Seit Beginn des Jahres kooperiert die Arbeitsgruppe Rechnerarchitektur mit der renommierten Duke University (North Carolina, USA). Die auch als „Harvard des Südens“ bezeichnete Universität zählt zu den besten Universitäten der Welt.

In dem von Dr. Stephan Eggersgluß initiierten und vom Deutschen Akademischen Austausch Dienst (DAAD) geförderten Projekt werden in Zusammenarbeit mit dem Humboldt-Preisträger Prof. Krishnendu Chakrabarty neue Testverfahren für Computerchips entwickelt. Speziell sollen dabei neuartige Fehlereffekte näher erforscht werden. Diese durch die ständige Weiterentwicklung der Fertigungstechnologie immer häufiger auftauchenden Fehlereffekte stellen die Chip-Industrie vermehrt vor große Probleme, zu denen im Projekt Lösungen entwickelt werden sollen. Neben Besuchen von Bremer Forscherinnen und Forschern in den USA sind auch Gegenbesuche von der Duke University geplant. Dafür werden die Kollegen ihrerseits von der amerikanischen National Science Foundation (NSF) gefördert.

Mehr Informationen: <http://www.informatik.uni-bremen.de/agra/news/5/austausch>

## SystemC-Werkzeuge der Gruppe online verfügbar



vielfalt und der damit stetig zunehmenden Komplexität werden Systeme heutzutage abstrakt entworfen. Der entsprechende Entwurfseinstieg erfolgt dabei auf der sogenannten elektronischen Systemebene (engl. Electronic System Level, kurz: ESL). Für ESL ist SystemC eine zentrale Sprache, welche für die Abstraktion das Konzept der Transaktionsebenen-Modellierung (engl. Transaction Level Modelling, kurz: TLM) zur Verfügung stellt.

Die Arbeitsgruppe erforscht seit vielen Jahren Methoden, um die Korrektheit von SystemC-Modellen zu überprüfen. Aus zwei Teilbereichen werden nun auf der SystemC Verifikationsplattform [systemc-verification.org](http://www.systemc-verification.org) Resultate zugänglich gemacht. Dies umfasst einerseits die quelloffene Bibliothek *CRAVE*, welche die Constraint-gesteuerte Zufallssimulation für SystemC/C++ ermöglicht. Dabei werden legale Eingabestimuli für das zu verifizierende Model auf Basis formaler Constraints generiert. Andererseits werden Benchmarks aus dem Kontext des *SCIVER*-Werkzeugs zur Verfügung gestellt. Dabei handelt es sich um ein formales Werkzeug zur Eigenschaftsprüfung und Fehlerlokalisierung für TLM-Beschreibungen.

Mehr Informationen: <http://www.systemc-verification.org>

Auf Grund der ständig wachsenden Funktions-

## Ein Jahr Koselleck-Projekt

Seit einem Jahr wird die Arbeitsgruppe durch ein Reinhart Koselleck-Projekt von der DFG gefördert. Über einen Zeitraum von fünf Jahren werden dabei neue Methoden entwickelt, welche den Entwurf elektronischer Systeme einfacher und sicherer gestalten. Erste Ergebnisse stehen nun bereits zur Verfügung.

So ist die Verwendung von Programmiersprachen aufgrund des dafür nötigen Expertenwissens nach wie vor ein großes Hindernis im Entwurf. Wäre es möglich, Systeme direkt in natürlicher Sprache zu beschreiben, ließe sich der Entwurf einfacher und damit sicherer gestalten. Allerdings „leiden“ natürliche Sprachen an der nicht vorhandenen Eindeutigkeit.

Im Rahmen des Projektes konnte nun ein Aspekt aus diesem Bereich näher untersucht werden. Mit Hilfe grammatikalischer Analysen gelang es, die wesentlichen Komponenten einer Systembeschreibung zu extrahieren. Aus Subjekt, Verb und Objekt eines Satz können z.B. Akteure, Methoden und Komponenten eines Systems abgeleitet werden. Daraus lassen sich erste formale Beschreibungen z.B. in der Unified Modeling Language (UML) erzeugen. Auch Laien können damit bereits initiale formale Beschreibungen eines gewünschten Systems generieren. Eine wissenschaftliche Arbeit zu diesem Thema wurde jüngst auf der Tagung *TOOLS* zur Veröffentlichung angenommen.

Mehr Informationen: <http://www.informatik.uni-bremen.de/agra/news/5/koselleck>

## Neue Arbeitsgruppe: Zuverlässige Eingebettete Systeme (ZESY)



Seit März 2012 gibt es die Kooperationsprofessur Zuverlässige Eingebettete Systeme (ZESY), welche mit der Arbeitsgruppe zusammen forscht. Unter Leitung des neu berufenen Prof. Dr. Görschwin Fey, der innerhalb der AGRA promovierte, kooperiert hier die Uni Bremen mit dem Deutschen Zentrum für Luft- und Raumfahrt (DLR). Die Professur ist mit der Leitung der Abteilung für Avioniksysteme am Bremer DLR-Institut für Raumfahrtsysteme verbunden.

In dieser Abteilung wird die Zentralavionik für verschiedene Satellitenmissionen entwickelt. Die Avionik umfasst die Infrastruktur für alle Kommunikations- und Regelungsaufgaben, welche an Bord eines Satelliten vorkommen. Zusätzlich werden Standardaufgaben wie die GPS-basierte Lagebestimmung übernommen.

Ein derartiges eingebettetes System unterliegt dabei natürlich besonders harten Randbedingungen hinsichtlich der Zuverlässigkeit im Weltraum, dem geringen Energieverbrauch in einem isolierten System sowie der Korrektheit der Komponenten. Auf diese Weise wird die tägliche Entwurfspraxis mit spannenden Herausforderungen aus der Forschung hinsichtlich Automatisierung und Methodik verbunden. Die neue Arbeitsgruppe wird sich diesem Feld intensiv widmen. Darüber hinaus engagiert sie sich aktiv in der Lehre.

## Übrigens...

Auch weitere Mitarbeiter der Arbeitsgruppe übernehmen in den kommenden Monaten „professora-le“ Verantwortung.



So vertritt Dr. Ulrich Kühne im Sommersemester den Lehrstuhl für Informatik mit Schwerpunkt Eingebettete Systeme an der Uni Passau.



Für den gleichen Zeitraum wurde Dr. Robert Wille als Vertretung der Professur für Technische Informatik an der Uni Potsdam verpflichtet.

## Sommersemester 2012

### Technische Informatik 1 (V+Ü) 03-BA-700.11

In der Lehrveranstaltung wird der prinzipielle Aufbau eines Rechners sowie der darunterliegenden Hardware-Konzepte eingeführt.

### Qualitätsorientierter Systementwurf (V+Ü) 03-ME-701.03

Die Vorlesung gibt eine Einführung in den computergestützten Schaltkreisentwurf unter besonderer Berücksichtigung von Qualitätsaspekten.

### Quantencomputer und Reversible Logik (V+Ü) 03-ME-701.11

In der Vorlesung werden die grundlegenden Konzepte von Quantencomputern und reversibler Logik eingeführt.

### Graduiertenseminar Rechnerarchitektur (S) 03-05-H-701.91

Das Seminar richtet sich an Studierende des Hauptstudiums. Es werden aktuelle Themen aus den Bereichen Rechnerarchitektur und Systementwurf behandelt

### Neue Aspekte der Heuristischen Optimierung (S) 03-ME-701.99

Das Seminar gibt einen umfassenden Überblick über den aktuellen Stand der Forschung der Mehrzieloptimierung unter Verwendung Evolutionärer Algorithmen.



### Projekt McChip (P) 03-05-H-902.87

Im Projekt McChip (Multicore Chip) werden Entwurf und Programmierung von Prozessoren mit mehreren Kernen betrachtet.

### Projekt Chip4U (P) 03-BP-902.01

In diesem Projekt wird ein eigenes eingebettetes System entworfen und realisiert. Dabei wird der Entwurf eingebetteter Systeme betrachtet und am Beispiel evaluiert.

#### Legende:

(V+Ü) Vorlesung+Übung  
(S) Seminar, (P) Projekt

Mehr Informationen: <http://www.informatik.uni-bremen.de/agra/ger/lehrmat.php>

## Abschlussarbeiten

Abschlussarbeiten stellen den Höhepunkt des Studiums dar. An dieser Stelle präsentieren wir Einblicke in ausgewählte Arbeiten. Studierende auf der Suche nach Themen für ihre Abschlussarbeit sind stets willkommen.

### Julia Seiter

Property Checking of Quantum Circuits



Quantenschaltungen sind eine der Technologien, die auch in Zukunft noch Leistungssteigerungen im Bereich der Hardware ermöglichen könnten, da sie die effiziente Lösung schwieriger Probleme ermöglichen.

In ihrer Diplomarbeit hat sich Julia Seiter mit der automatischen Verifikation von Quantenschaltungen befasst. Sie hat ein Verfahren auf der Basis von Entscheidungsdiagrammen entwickelt, mit dem sich die Korrektheit von Quantenschaltungen nachweisen lässt. Insbesondere lassen sich damit auch Schaltungen verifizieren, deren Ausgänge nicht Boolesch sind. In vielen Fällen kann die Korrektheit so schneller als mit einem Simulator nachgewiesen werden. Außerdem ist die Laufzeit des Verfahrens, im Gegensatz zur Simulation, unabhängig vom Ergebnis der Korrektheitsprüfung.

Diplom

### Sebastian Huhn

Entwurf eines generischen multifunktionalen 868 MHz Funkempfängermoduls auf Basis eines Mikrocontrollers



Auf Grund des technischen Fortschritts im Bereich drahtloser Datenübertragung wird die Automatisierung von Aufgaben, die im Privathaushalt anfallen, immer einfacher. Dabei wird über Sensoren der Zustand der Umgebung erfasst und weiterverarbeitet. Entsprechende Systeme ermöglichen beispielsweise die Regelung von Heizkörpern, das Herunterfahren von Rollläden bei starker Sonneneinstrahlung und das Schließen von Fenstern bei Regen.

Sebastian Huhn hat sich in seiner Bachelor-Arbeit mit einer Implementierung und Auswertung eines Funkprotokolls auf einem Mikrocontroller beschäftigt. Als Demonstrator wurde eine intelligente Katzenklappe entwickelt, die dem Katzenliebhaber mitteilen kann, ob sich die Katze innerhalb oder außerhalb der Wohnung befindet.

Bachelor

### Eleonora Schönborn

Optimierung der Synthese von reversiblen Schaltkreisen mit Hardwarebeschreibungssprachen



Reversible Schaltkreise bieten mit Anwendungen im Bereich des Low-Power Designs oder dem Quantum Computing eine vielversprechende Alternative zu konventioneller Hardware. Um große, komplexe Systeme entwerfen zu können, werden auch hier Hardwarebeschreibungssprachen eingesetzt. Die darauf basierenden Syntheseverfahren generieren bisher allerdings Schaltungen mit sehr vielen zusätzlichen Signalen.

Eleonora Schönborn hat im Rahmen ihrer Diplomarbeit ein verbessertes Syntheseverfahren entwickelt, bei dem die Reversibilität der Schaltkreise explizit ausgenutzt wird, um Signale mehrfach wiederzuverwenden. Dadurch konnte die Anzahl der zusätzlich benötigten Signale deutlich reduziert und die resultierenden Schaltungen wesentlich optimiert werden.

Diplom

Lehre

Hoang Le auf internationaler Tagung für sein Dissertationsprojekt ausgezeichnet

## Nachwuchspreis in Sydney



Moderne Informationssysteme sind sehr komplex. Doch sie erfordern eine vereinheitlichte Sichtweise. So können Handys in ihrer Funktionalität durch das Herunterladen von Apps erweitert werden. Die Korrektheit des Entwurfs solcher komplexer Systeme untersucht Hoang Le in seiner Doktorarbeit. Nun wurde er dafür auf der „Asia and South Pacific Design Automation Conference“ (ASP-DAC) 2012 in Sydney (Australien) ausgezeichnet. Zuvor hatte er sich erfolgreich darum beworben, seine Doktorarbeit bei der Tagung vorzustellen. Unter

allen präsentierten Arbeiten wurde schließlich sein Beitrag als beste Präsentation gewürdigt, wobei besonders seine Darstellung der komplexen Thematik und der entwickelten Lösungen Anerkennung fand. Konkret schlägt Hoang Le in seiner Arbeit einen neuartigen Zugang zum Systementwurf auf Basis der Systembeschreibungssprache SystemC vor: Fehler können nicht nur erkannt, sondern auch automatisch lokalisiert werden. Es kann sogar die vollständige Korrektheit ganzer Systeme bewiesen werden. Die von ihm entwickelten, anspruchsvollen Algorithmen wurden implementiert und an Beispielen aus dem industriellen Umfeld experimentell erprobt.

Neues Buch zu ausgezeichneter Dissertation erschienen

## High Quality Test Pattern Generation and Boolean Satisfiability

Der Test auf Produktionsfehler ist eine wichtige Aufgabe in der Herstellung von Computerchips. Dieser soll verhindern, dass defekte Chips ausgeliefert werden und so Fehlverhalten im Betrieb verursachen können. Da Chips vermehrt in sicherheitskritischen Anwendungen wie z.B. in der Automobilelektronik, eingesetzt werden, werden hohe Anforderungen an die Testqualität gestellt. Durch die steigende Komplexität heutiger Schaltungen erreichen klassische Algorithmen zur automatischen Testmuster-generierung (engl.: Automatic Test Pattern Generation, kurz: ATPG) ihre Grenzen und können oft nicht mehr die geforderte Qualität liefern.

Mit dieser Problematik hat sich Dr. Stephan Eggersgluß in seiner Dissertation beschäftigt. Im Unterschied zu klassischen ATPG Algorithmen, welche auf einer strukturellen Beschreibung des Schaltkreises operieren, basieren die von Stephan Eggersgluß entworfenen Algorithmen auf dem Booleschen Erfüllbarkeitsproblem (SAT). Dies hat den Vorteil, dass formale Beweismethoden (SAT-Beweiser) angewendet werden können, welche besonders für schwere Probleme eine hohe Zuverlässigkeit besitzen.

Die von ihm in enger Zusammenarbeit mit dem industriellen Partner Philips/NXP Semiconductors entwickelten Algorithmen wurden im Rahmen der Dissertation auf großen industriellen Schaltungen angewendet und konnten die Qualität und Testabdeckung nachweislich signifikant erhöhen. Nachdem die Dissertation bereits mit dem IEEE TTTC's E.J. McCluskey Best Doctoral Thesis Award 2010 ausgezeichnet wurde, wurde Stephan Eggersgluß nun mit dem fächerübergreifenden Bremer Studienpreis (Sonderpreis Bruker Daltonik) 2011 für herausragende Abschlussarbeiten ausgezeichnet. Weiterhin wurde ihm auf der Design, Automation & Test in Europe (DATE) Konferenz, der größten euro-

päischen Tagung des Fachgebiets, der international renommierte EDAA Outstanding Dissertation Award 2011 im Bereich Test verliehen.

Eine erweiterte Version der Dissertation ist nun als Buch „High-Quality Test Pattern Generation and Boolean Satisfiability“ im Springer Verlag erhältlich. Das Buch beinhaltet sowohl eine detaillierte Einführung des ATPG Problems als auch des SAT Problems, zwei Techniken welche typischerweise getrennt voneinander behandelt werden, und beschreibt im Detail wie sich die Testqualität und Testabdeckung mittels SAT-basierter Verfahren signifikant erhöhen lässt.

Stephan Eggersgluß, Rolf Drechsler. High-Quality Test Pattern Generation and Boolean Satisfiability. Springer, 2012. ISBN 1441999752



## Neu im Team

Im letzten halben Jahr hat sich die Arbeitsgruppe weiter vergrößert. Wir heißen die neuen Mitarbeiterinnen und Mitarbeiter herzlich willkommen und freuen uns auf eine gute Zusammenarbeit.



Julia  
Seiter



Laura  
Tague



Nabila  
Abdessaied



Jan  
Wessels



Eleonora  
Schönborn

## Kurz notiert

Rolf Drechsler ist seit Oktober 2011 **Direktor** des Bremer Forschungsbereichs **Cyber-Physical Systems** des **Deutschen Forschungszentrums für Künstliche Intelligenz (DFKI)** GmbH. Er übernahm damit die Nachfolge von Prof. Bernd Krieg-Brückner, welcher den Bereich unter dem Namen Sichere Kognitive Systeme leitete. Das DFKI umfasst mehr als 800 Mitarbeiter an den Standorten Bremen, Kaiserslautern und Saarbrücken und einem Projektbüro in Berlin.

**Daniel Tille** hat in 2011 erfolgreich seine **Promotion** in der Arbeitsgruppe abgeschlossen. In seiner Arbeit mit dem Titel „Advanced Utilization of Formal Methods in Automatic Test Pattern Generation for Industrial Designs“ hat er neue Verfahren zur automatischen Testmuster-generierung von Schaltungen vorgestellt.

Im Januar wurde zum sechsten Mal ein gemeinsamer **Workshop von Siemens und der Universität Bremen** für Doktoranden aus den Graduiertenschulen GESy und RAGS durchgeführt. Dabei wurden neuste Verfahren aus dem Umfeld der Bahntechnik vorgestellt.

Auf der Asian South Pacific Design Automation Conference (ASP-DAC) im Januar wurde die Arbeit „RTL-Datapath Verification using Integer Linear Programming“ von Rolf Drechsler und Raik Brinkmann für den **Ten-Year Retrospective Most Influential Paper Award** des IEEE CEDA nominiert. Damit wird der besondere Einfluss dieser Arbeit auf das Gebiet gewürdigt.

Im Februar fand an der Technischen Universität Dresden das zweite **Begutachtungstreffen des FP7-Projektes DIAMOND** statt. Nach nunmehr zweijähriger Laufzeit sind neben einer Vielzahl an Publikationen bereits auch verschiedene Software-Werkzeuge entstanden. Eine Auswahl dieser Werkzeuge wurde als Demonstrator vorgestellt, so auch **FORenSiC** – ein Debugging-Werkzeug für einfache C-Programme, das gemeinsam mit Gruppen der TU Graz, der TU Tallinn und der Uni Bremen entwickelt wurde.

Ende August 2012 wird ein **Dagstuhl-Seminar** zum Thema „**Verifying Reliability**“ stattfinden. Das Seminar wird gemeinsam von M. Sonza-Reorda (Turin, Italien), K. Roy (Purdue, USA), M. Fujita (Tokio, Japan), N. Miskov-Zivanov (CMU, USA) und G. Fey (Bremen) organisiert. Ziel ist es, Expertise aus dem Entwurf, der Verifikation und des Tests zusammenzubringen, um Zuverlässigkeit und deren Verifikation näher zu beleuchten.